

A6610

技术规格书 (Brief)

AIXLINK Confidential



版本 1.2
版权© 2023.05
寰宇智芯

修订记录

日期	版本	变更摘要
2023.03	1.0	First Release
2023.03	1.1	Add PDA machines to 1.4 应用(范例) Add PGA to 图 1 功能框图
2023.05	1.2	Updated 1.概述 图 1 功能框图 1.3.4 系统安全性

备注:

在本文檔中添加/删除内容可能会导致上述修订历史中存在的部分、表格、图片随着时间的推移而出现编号不匹配。并且相关的交叉引用可能是无用的，因为指向的对象与预期的不同或不再存在。

公告

1. 免责声明

AIXLINK® 不发布本文档授予的任何知识产权的许可，无论是明示、暗示、禁止反言或其他方式。

AIXLINK® 对本文档内容的准确性或完整性不作任何陈述或保证。

AIXLINK® 保留随时终止或更改规格和产品描述的权利，恕不另行通知。

AIXLINK® 对因使用本文档而造成的任何损害或后果不承担任何责任。

AIXLINK® 强烈建议在下订单前联系当地销售办事处以获取最新的规格和产品说明以及任何其他有用的详细信息。

2. 版权和保密

版权所有© 2022 寰宇智芯所有，保留所有权利。

根据本文档编写和提供的任何和所有信息都是 AIXLINK® 的机密信息，应予以保密。未经 AIXLINK® 事先书面批准，接收方不得将 AIXLINK® 的机密信息透露给任何第三方、复制或以其他方式分发或传播。

未经 AIXLINK® 事先书面许可，不得以任何形式或通过任何方式（包括影印、录音和其他电子或机械方法）复制、分发、传播本文档的任何部分，除非关键性的简短引用版权法允许的评论和某些其他非商业用途。

本文档中提及的第三方品牌和名称仅用于识别目的，可能是其各自所有者的财产。提供此第三方技术实施方案并不表示许可或暗示任何专利权或第三方的任何其他工业和知识产权在任何最终用户和即用型产品中使用此实施方案的权利完成品。此外，特此通知，此类使用需要第三方的许可。

关于本手册

本文文件提供有关 A6610 SOC 的一般信息，除了提供版图外，本文档还介绍了引脚特性和信号描述。

本文文件适用 FAE 工程师、硬件设计工程师，包含仅供授权人员使用的机密专有信息。未经 AIXLINK® Corporation 事先书面同意，不得向任何未经授权的人员披露。

建议与 AIXLINK® 研发部保持联系以获取最新更新。

目录

1. 概述.....	3
1.1 Wi-Fi 主要特点	3
1.2 低功耗蓝牙主要特点	3
1.3 MCU 和高级特性.....	4
1.3.1 CPU 和存储.....	4
1.3.2 时钟和定时器	4
1.3.3 高级外设接口	4
1.3.4 系统安全性	4
1.4 应用 (范例).....	4
2. 管脚定义.....	5
2.1 管脚布局	5
3. 产品型号和订购信息	5

插图

图 1: 功能框图	3
图 2: A6610 管脚布局 (QFN 5*5 顶视图).....	5

表格

表 1: 订购信息	5
-----------------	---

1. 概述

A6610 SOC 芯片是一款高度集成的 SOC，用于具有 2.4GHz Wi-Fi 和 BLE 的物联网解决方案。它 (A6610) 还包括 Andes MCU、SDIO2.0、SPI...以及各种外围接口，具有高可靠性和低功耗，满足各种消费应用。A6610 可用于低功耗物联网平台解决方案。

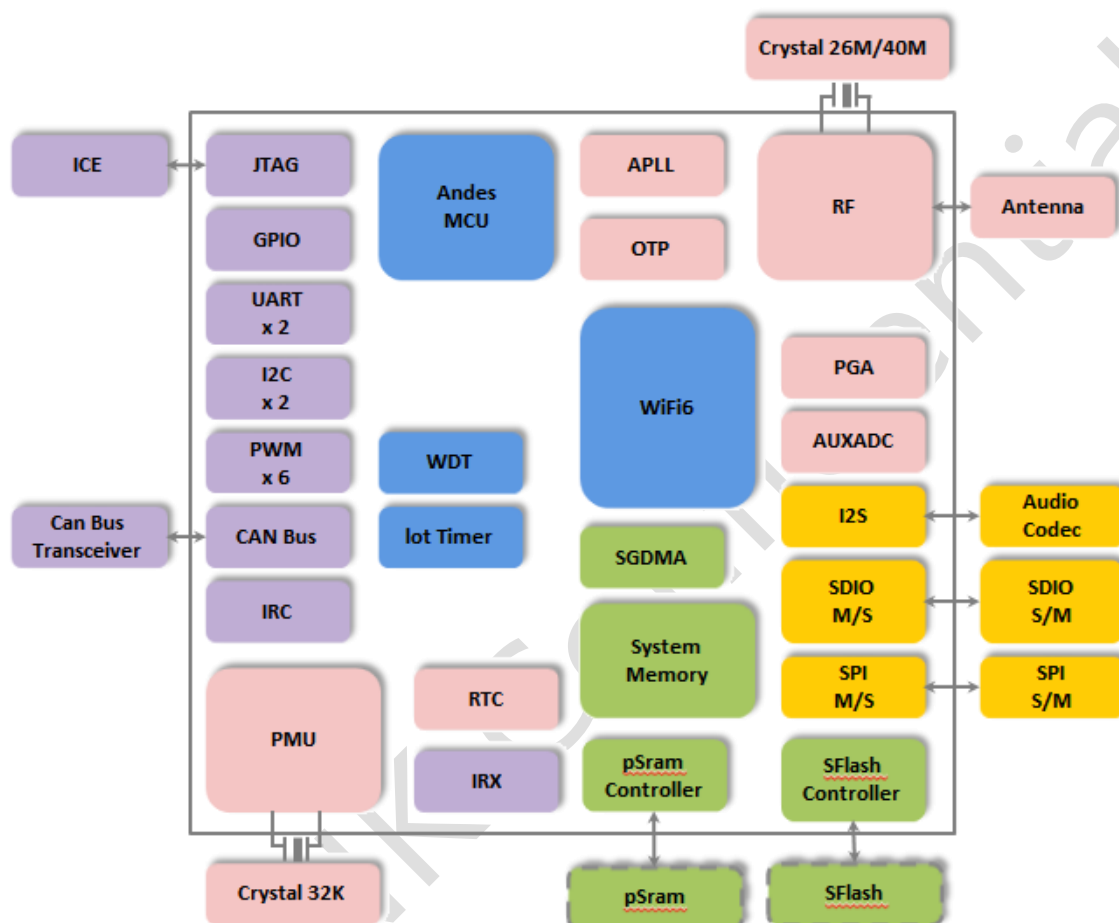


图 1: 功能框图

1.1 Wi-Fi 主要特点

- 兼容于 2.4GHz 下 802.11a/b/g/n/ac/ax 规范，物理层速率达 114.7Mbps
- 作为站点的正交分频多重进接以及多用户、多输入、多输出
- 服务质量、聚合 MAC 协议数据单元以及硬件碎片处理
- 处理 Wi-Fi 和 BLE 共存

1.2 低功耗蓝牙主要特点

- 支持低功耗蓝牙发射器功率 1.5 类或 2 类操作
- 支持低功耗蓝牙 5.1 规范
- 支持所有 BLE5.0 可选特性，包括 LE-2Mbps、LE-Long Range、LE-Advertising Extensions
- 支持与 WIFI 共存性能的 BLE 操作
- 支持使用高速 UART 接口的 HCI 接口
- 支持 AT 命令

1.3 MCU 和高级特性

1.3.1 CPU 和存储

- Andes N25F MCU 核支持 RISC-V 指令集与其延展 RV32IMAFN，运行在 184 MHz 下，提供了高达 520 DMIPS
- 212 KB 系统 ROM
- 664 KB 系统 SRAM
- 实时控制器 8KB SRAM
- 内嵌 4MB 闪存和 8MB PSRAM

- 1 个 SPI 主或从接口
- 1 个 I²S 主接口
- 2 个 I²C 主接口
- 2 个 UART 接口
- 6 个脉宽调制(PWM)接口
- 1 个红外线传送或接收接口
- 1 个 SDIO 主或从接口
- 1 个 CAN 2.0 接口

1.3.2 时钟和定时器

- 外部 26 MHz/40 MHz 晶振
- 可选外部 32 KHz 晶振
- 1 个 64 位定时器和 5 个 32 位定时器
- 1 个 44 位 RTC 定时器

1.3.4 系统安全性

- 闪存解密
- 8192 位 OTP，保留高达 2048 位 给用户

1.3.3 高级外设接口

- 20 个独立的 GPIO 接口
- 12 位 SAR ADC 可多提供高达 4 信道与透过累加式算法提升到 16 位的分辨率

1.4 应用 (范例)

- 物联网感知器
- 物联网数据记录器
- 物联网自组网络
- 家庭自动化
 - 智能灯控
 - 智能插头
 - 能源监测
- 工业自动化
 - 工业无线控制
 - 工业 CAN 网关
- 音频应用
 - 网络音乐播放器
 - 音频流媒体设备
 - 音频耳机

- 视频应用
 - 摄像头
 - 图像识别
 - 机顶盒
- 玩具应用
 - 遥控玩具
 - 益智机器人玩具
 - 发声玩具
- 零售应用
 - POS 机
 - PDA 机
 - 服务机器人
- 健康应用

2. 管脚定义

2.1 管脚布局

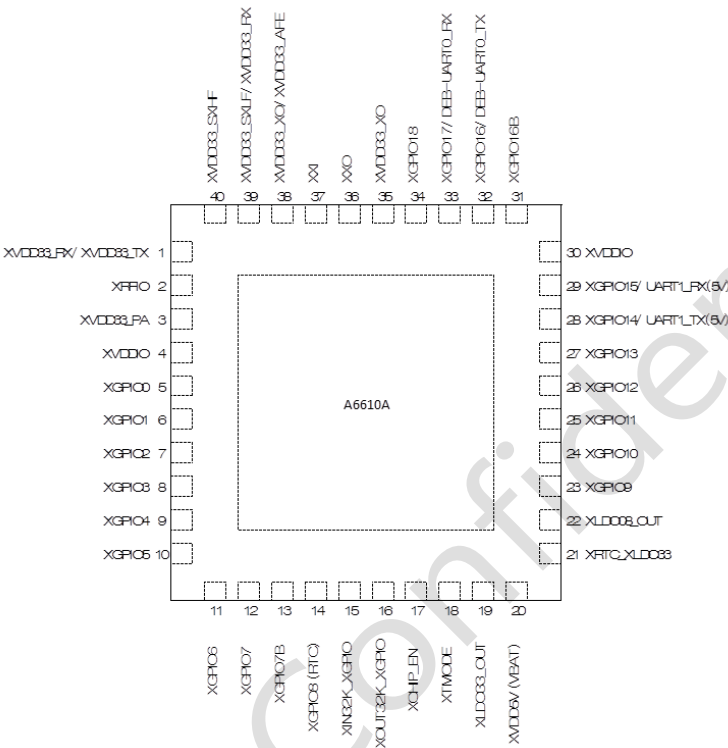


图 2: A6610 管脚布局 (QFN 5*5 顶视图)

3. 产品型号和订购信息

表 1: 订购信息

订购型号	封装	嵌入信息
A6610A-Q540	QFN 5x5	4MB Flash
A6610A-Q548	QFN 5x5	4MB Flash + 8MB PSRAM